

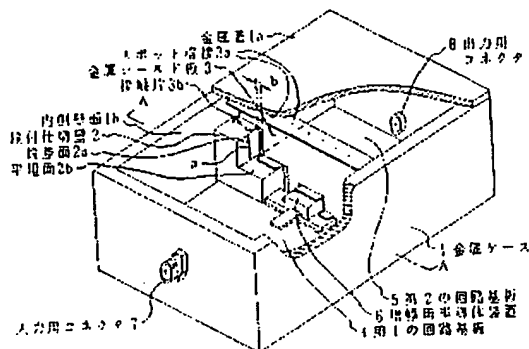
1 2 3

APPLICANT : FUJITSU LTD;

INVENTOR : NAKAUCHI SUSUMU;

INT.CL. : H05K 9/00

TITLE : RADIO WAVE INTERFERENCE
PREVENTION STRUCTURE



CONSTITUTION: When radio waves that feedback to the input circuit side from the output circuit side housed in a metal case 1 are partitioned with a stepped partition wall 2 and a metal shield plate 3, the longer side (a) of a rectangular gap G caused between the wall 2 and the end surface of the shield plate 3 should be below $1/2$ shield wavelength of a basic mode TE_{10} . As a result, wavelength of high-order mode longer than shield wavelength can be shielded. A high-frequency circuit having different wavelengths can be formed by selecting different dimensions of (a) and wave interference between input and output circuits can be prevented easily.

COPYRIGHT: (C)1990,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-69995

⑭ Int.Cl.⁵

H 05 K 9/00

識別記号

K
C

庁内整理番号

7039-5E
7039-5E

⑬ 公開 平成2年(1990)3月8日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 電波干渉防止構造

⑯ 特 願 昭63-222671

⑰ 出 願 昭63(1988)9月5日

⑱ 発 明 者 中 内 享 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 井 桁 貞 一

明 細 書

1. 発明の名称

電波干渉防止構造

2. 特許請求の範囲

開口部に金属蓋(1a)を備え複数の回路基板を個別に收容する金属ケース(1)の各空間を、該金属ケース(1)の深さ方向の段差寸法を遮断波長の $1/2$ 以下とする段付仕切壁(2)と、該段付仕切壁(2)の深さ方向と直交する平坦面(2b)と前記金属蓋の内面とに密接する金属シールド板(3)とで仕切ることとを特徴とする電波干渉防止構造。

3. 発明の詳細な説明

〔概要〕

高周波回路を收容する金属ケースの電波干渉防止構造に関し、

各回路間の電波干渉を簡便に防ぐことを目的とし、

開口部に金属蓋を備え複数の回路基板を個別に

收容する金属ケースの各空間を、該金属ケースの深さ方向の段差寸法を遮断波長の $1/2$ 以下とする段付仕切壁と、該段付仕切壁の深さ方向と直交する平坦面と前記金属蓋の内面とに密接する金属シールド板とで仕切るように構成する。

〔産業上の利用分野〕

本発明は高周波回路を收容する金属ケースの電波干渉防止構造に関する。

周波数がGHz程度の高周波回路、とくに高周波増幅回路においては、近年、大電力化の方向にあり、増幅回路の前後、即ち入力と出力とのレベル差による電波干渉が問題となってくる。

通信機器として高信頼度の高周波回路を得るため、この電波干渉を防ぐことのできる遮蔽構造が要望されている。

〔従来の技術〕

従来は第4図の組立斜視図および第5図のB-B断面図に示すように、高周波増幅回路の入力、

出力回路（図示略）を備える第1、第2の回路基板14,15を収容する個別に収容する空間を備えた金属ケース11は、相互の電波干渉を防止するため、その開口部を金属蓋11aで閉じ、増幅されて入力側と出力側とにレベル差が生じる増幅用半導体装置16の配設位置で両空間を仕切壁12で仕切っている。仕切壁12の中央部には切欠き12aを設け、切欠き12aの底面に増幅用半導体装置16を配設して入力、出力両回路を接続している。そして、金属ケース11の外壁面には外部回路と接続する入、出力用コネクタ17,18を備えている。

〔発明が解決しようとする課題〕

しかしながら、このような上記構造によれば、入力側と出力側とにレベル差が生じる位置に仕切壁を設け仕切っても仕切壁の切欠きから、なお電波が漏洩帰還する問題や、この漏洩帰還を防止する一方策として、金属シールド板で仕切り、その周囲を隙間がないように完全に半田付け密着するとか、あるいは両基板にそれぞれ電波吸収体を貼

り付けるなどがあるが、かなり面倒な作業となり作業工数が大幅に増加するといった問題があった。

上記問題点に鑑み、本発明は入出力回路間の電波干渉を簡便に防ぐことのできる電波干渉防止構造を提供することを目的とする。

〔課題を解決するための手段〕

上記目的を達成するために、本発明の電波干渉防止構造においては、開口部に金属蓋を備え複数の回路基板を個別に収容する金属ケースの各空間を、該金属ケースの深さ方向の段差寸法を遮断波長の $1/2$ 以下とする段付仕切壁と、該段付仕切壁の深さ方向と直交する平坦面と前記金属蓋の内面とに密接する金属シールド板とで仕切るように構成する。

〔作用〕

第1図の原理説明図に示すように、金属ケース1に収納した出力側回路から入力側回路に帰還する電波を段付仕切壁2と金属シールド板3（斜線

- 3 -

で示す）とで仕切ったとき、段付仕切壁2の段差面と金属シールド板3の端面との間に生じる方形隙間G（ $a \times b$ ：金属ケースの深さ方向の段差面寸法 a >深さ方向と直交する方向の寸法 b ）の長辺 a を基本モードTE₁₀の遮断波長の $1/2$ 以下とすることにより、この遮断波長より長い高次モードの波長を遮断することができ、 a 寸法を種々に選定して異なる遮断波長を有する高周波回路を形成することができる。

〔実施例〕

以下図面に示した実施例に基づいて本発明の要旨を詳細に説明する。

第2図の組立斜視図および第3図のA-A断面図に示すように、開口部に金属蓋1aを備え、高周波回路の入力、出力回路（図示略）を備える第1、第2の回路基板4,5を収容する金属ケース1は、それぞれの回路基板4,5を個別に収容する空間を備える。入力された電波が増幅されて入力側と出力側との間にレベル差が生じる増幅用半導体装置

6の配設位置に、金属ケース1の深さ方向の段差寸法 a を所望の遮断波長の $1/2$ とする段付仕切壁2を設ける。

段付仕切壁2の最下段には増幅用半導体装置6の配設し入力、出力両回路（図示略）を接続する。

そして更に、金属蓋1aの内面に金属ケース1の両空間を仕切る金属シールド板3をスポット溶接3aにより取り付け垂設する。この金属シールド板3は金属ケース1に挿入し易いように金属ケース1の内側壁面1bおよび金属ケース1の深さ方向の段付仕切壁2の段差面2aとは幅 b の隙間Gを有し、かつ挿入したとき段差面2aと直交する階段状の各平坦面2bおよび増幅用半導体装置6の上面に弾性を有して当接し密着するように金属シールド板3の先端部を鈍角に折曲した接触片3bを備える。

なお、段付仕切壁2は、金属ケース1の内側壁の一部を延ばして一体形成してもよいが、別体の金属板で製作した段付仕切壁を付設してもよい。

そして、金属ケース1の外壁面には外部回路と接続する入、出力用コネクタ7,8を備える。

- 6 -

- 5 -

このように、入力側と出力側との間に遮断波長の $1/2$ を金属ケースの深さ方向の段差寸法 a をもって隙間 $C(a \times b)$ を形成する金属シールド板を挿設することにより、出力側から入力側へ漏洩帰還する基本モード TE_{10} の高周波を簡便に遮断することができる。そして、本実施例の如く入力側と出力側とにレベル差が生じる位置、即ち増幅用半導体装置の配設位置で両回路間を遮蔽することにより、一層の効果を奏することができる。

しかも、金属シールド板は寸法 b なる隙間を有し、銜接する先端部は可撓性を有しているので、高い精度を要せず製作、組み立てが容易にでき、例えば全周閉を隙間がないように完全に半田付け密着するのに比べて安価に遮断することができる。

(発明の効果)

以上、詳述したように本発明によれば、入、出力回路間の電波干渉を簡便に低コストで防ぐことができ、高信頼な高周波回路機器が得られるといった産業上極めて有用な効果を発揮する。

4. 図面の簡単な説明

第1図は本発明による原理説明図、

第2図は本発明による一実施例の組立斜視図、

第3図は第2図のA-A断面図、

第4図は従来技術による組立斜視図、

第5図は第4図のB-B断面図である。

図において、

1は金属ケース、

1aは金属蓋、

2は段付仕切壁、

2aは段差面、

2bは平坦面、

3は金属シールド板、

4,5は第1, 第2の回路基板、

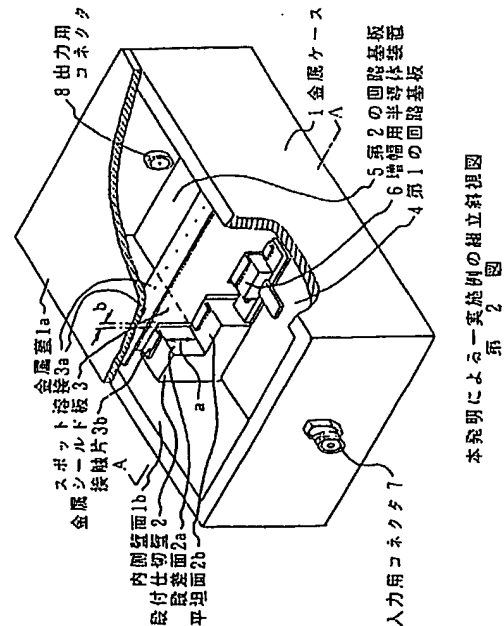
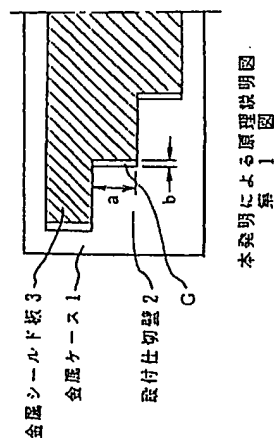
6は増幅用半導体装置、

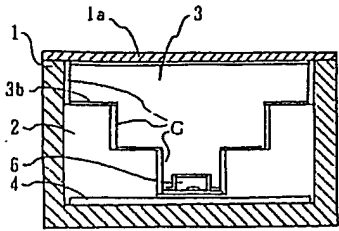
7,8は入、出力用コネクタを示す。

代理人 弁理士 井 指 真 一

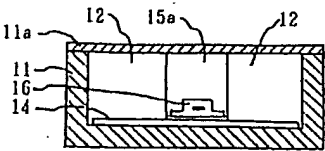
- 7 -

- 8 -





第 2 図の A-A 断面図
第 3 図



第 4 図の B-B 断面図
第 5 図

